

Planificação Modular

CURSO: Técnico de Gestão de Equipamentos Informáticos

ANO LETIVO: 23/24

Disciplina: SDAC – Sistemas Digitais e Arquitetura de Computadores

Ano: 1º

Turma: PTGEI

Módulo: 2 – Álgebra e Lógica Booleana

UFCD: -----

Conteúdos	Objetivos	Atividades/Estratégias	Recursos	Tempos (50')	Instrumentos de avaliação
<ul style="list-style-type: none"> Os operadores lógicos not, and, or, xor, nand, nor, respetivas propriedades e símbolos lógicos. Conceito de variável e função booleana. A tabela de verdade: forma de expressar um problema em lógica. Expressões e funções booleanas. Teoremas da Álgebra de Boole. Leis de DeMorgan. Desenho de circuitos lógicos a partir de funções booleanas. Simplificação algébrica de funções booleanas usando as propriedades dos operadores lógicos e os teoremas da álgebra de boole. O mapa de Karnaugh como uma organização de espaços equivalente à tabela de verdade. Passagem de funções booleanas na forma and-or e or-and para o mapa de Karnaugh. Simplificação de funções, a partir do mapa de Karnaugh. Justificação do método. 	<ul style="list-style-type: none"> Conhecer as principais operações lógicas, as respetivas propriedades e os teoremas da Álgebra de Boole. Representar através de uma tabela de verdade um problema enunciado em linguagem natural. Efetuar a simplificação de funções booleanas, usando métodos algébricos e/ou mapas de Karnaugh. 	<p>Exposição oral</p> <p>Exemplos práticos</p> <p>Resolução de exercícios</p>	<p>Internet (pesquisa de informação)</p> <p>Projektor de vídeo</p> <p>Quadro/QIM</p> <p>PowerPoint</p> <p>Software</p> <p>Hardware</p>	<p>42</p>	<p>Ficha de trabalho</p> <p>Grelha de observação</p> <p>Teste</p>

<ul style="list-style-type: none">Realização e experimentação prática de circuitos lógicos, usando "portas" lógicas em circuitos integrados TTL.					
--	--	--	--	--	--